

Module séquenceur HORLOGE_V2



Prérequis : Connaissance des montages oscillateurs à relaxation, niveaux logiques TTL

Objectifs : Utilisation et dimensionnement d'un oscillateur à relaxation à base de circuit spécialisé ou de porte logique trigger de Schmitt.

1. Cahier des charges :

L'objectif est de disposer d'un module électronique capable de générer un signal d'horloge au format TTL et réglable entre une fréquence minimale $F1=1\text{kHz}$ et une fréquence maximale $F2=3\text{kHz}$.

- Le module générera un signal électrique astable format TTL ajustable entre une fréquence minimale $F1$ et maximale $F2$ définie par l'utilisateur ..
- L'ajustage de la fréquence se fera au moyen d'un potentiomètre implanté sur le circuit imprimé.
- L'alimentation de la carte se fera en +5V.
- La précision sur la fréquence réglée sera de $\pm 10\%$ autour de la valeur théoriquement déterminée.

2. Plan de travail proposé

Procéder à l'analyse du cahier des charges.

A partir du cahier des charges on énumérera les différentes solutions technologiques permettant la synthèse d'un signal astable logique appartenant au domaine de fréquences cité. On choisira celle qui semble le mieux adaptée au domaine de fréquence et au niveau de précision à réaliser.

3. Etude du schéma bloc fonctionnel

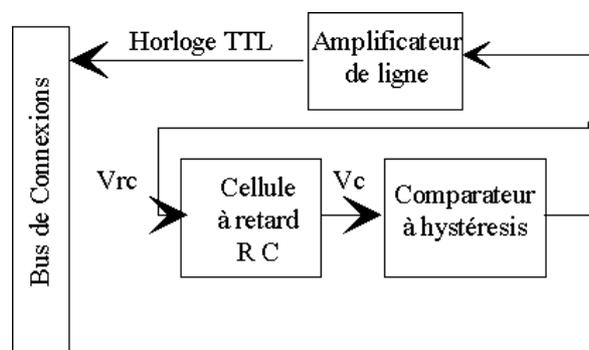


Figure 1 : Schéma fonctionnel du module séquenceur

Sur le schéma électrique fourni, il est possible de réaliser le module séquenceur à l'aide de circuits différents (IC1 :NE555 ou U1 :74LS132). On étudiera conjointement les deux solutions proposées. Dans les deux cas, on prendra soin de procéder au découpage fonctionnel du schéma électrique fourni afin de localiser les blocs fonctionnels en faisant ressortir les ressources échangées. (Refaire le schéma électrique en faisant apparaître ce découpage fonctionnel).

Pour chacun des blocs, on détaillera le rôle des ressources d'entrées et de sorties, leur format électrique et on prendra soin de représenter graphiquement un ou plusieurs exemples de fonctionnement attendu théoriquement notamment au niveaux des points tests représentés (TP3,TP5 et TP4 pour la solution utilisant U1, ainsi que TP2 et TP1 pour la solution utilisant IC1).

Pour chaque bloc, on proposera un dimensionnement pertinent des éléments à calculer ou on justifiera le câblage des éléments à l'aide de la documentation constructeur. (extraire clairement de la documentation les quelques informations nécessaires au dimensionnement en particulier les tensions de seuil de commutation du comparateur à hystérésis).

3.1.1 Etude du bloc comparateur à hystérésis

Ce bloc est en fait un comparateur logique ou analogique possédant des seuils de commutation en entrée parfaitement définis. Ainsi il existe un niveau d'entrée de commutation front montant différent de celui lié à une entrée présentant un front descendant.

A l'aide de la documentation constructeur, isoler les paramètres caractéristiques de ces seuils pour les deux solutions proposées (IC1 et U1) et représenter graphiquement le fonctionnement de ces comparateurs dans le cas où le signal d'entrée est une rampe analogique montante ou descendante.

3.1.2 Etude du bloc cellule à retard RC

La fonction réalisée par ce bloc est de retarder en sortie la tension appliquée à l'entrée. Réalisé analogiquement, ce retard s'accompagne d'un filtrage parasite de type passe bas des signaux appliqués à l'entrée. (il ne s'agit donc pas d'une véritable cellule à retard).

Justifier mathématiquement le fonctionnement de cette cellule et représenter graphiquement sachant que la tension d'entrée à appliquer est du type carrée comprise entre 0V et VCC.

Comparer les phases de charge et de décharge du condensateur dans le cas de la solution U1 et de la solution IC1. Quels paramètres de réglages apportent elles ?

Proposer un dimensionnement des éléments R et C afin de satisfaire aux spécifications du cahier des charges. Que dire de la précision attendue et de la stabilité en fréquence en fonction du vieillissement des composants. Cela constitue t'il un problème pour notre application..

3.1.3 Rappels mathématiques :

Charge d'une capacité initialement chargée à une tension V1 par un GTE de résistance interne R et de

$$\text{tension à vide VCC : } Vc(t) = (Vcc - V1)(1 - e^{-\frac{t}{RC}}) + V1$$

Décharge d'une capacité initialement chargée à une tension V2 par un GTE de résistance interne R et de

$$\text{tension à vide VSS : } Vc(t) = (V2 - Vss).e^{-\frac{t}{RC}} + Vss$$

3.2 Réalisation pratique des blocs fonctionnels et Validation.

Il s'agira de réaliser un nomenclature sur feuille avec cartouche en distinguant bien les 2 solutions calculées ainsi que les blocs fonctionnels propres à chacune des deux solutions. A l'aide du circuit imprimé fourni (horloge_V2), on câblera séquentiellement les blocs pré étudiés en commençant par la solution à base de U1 puis seulement après validation celle concernant IC1. On proposera une méthode (schéma de banc de test ou de câblage) permettant de valider le fonctionnement de chacun de ces blocs. On pourra par exemple indiquer les procédures de réglages à effectuer pour vérifier les spécifications sur F1 et F2 et relever les potentiels dynamiques présents sur les ressources échangées (points tests caractéristiques). On pourra utiliser l'oscilloscope numérique pour consigner les résultats concernant F1, F2 et le reste des tests sur le carnet de laboratoire. La vérification du fonctionnement statique devra être validée par l'enseignant.

Attention, la carte proposée permet de réaliser plusieurs configurations de circuiterie et certains straps sont à configurer au dernier moment par l'utilisateur. Parmi ces straps, celui qui relie la broche 3 de U1 à la broche 4 de IC1 n'est pas à réaliser dans notre cas.

D'autre part, la sortie d'horloge peut se faire pour IC1 ou U1 sur les broches 25 ou 8 du connecteur de bord de carte. Le choix définitif dépend de la configuration du module CNA_V1. (si ce module utilise la sortie 8 on choisira la 25 pour le module horloge ou inversement). En résumé, seul le strap situé au dessus de TP7 est à mettre en place systématiquement. Les autres dépendent de la configuration choisie.

N° broche sur leconnecteur	Affectation du signal
1	GND, masse générale (TP7)
3	+5V alimentation positive +5V (TP6)
25	Horloge, sortie logique TTL (TP4 ou TP1)

Tableau 1 : liste des affectations de la carte sur le Bus de connexion (bord de carte)